

第三章 快速取像與濾波器之硬體架構與單元規劃

第一節 訂定硬體功能單元

本系統將先對 CMOS 影像感應器進行初始化工作，而後取得影像並進行影像濾波，濾波後的影像送至電腦端顯示。根據這樣的系統需求，將硬體應具有的功能，分為以下五單元來進行說明。

壹、初始化影像感應晶片單元(*Initial image Sensor Unit, ISU*)

初始化影像感應晶片單元，負責初始化 CMOS 影像感測晶片參數，譬如：曝光度、影像間等候時間...等。正確設定參數後，取得的影像才能符合需求。

貳、影像擷取單元(*Image Catch Unit, ICU*)

影像擷取單元，負責監看 CMOS 影像感測器的控制訊號，並擷取使用者所需要的影像範圍資料。

參、影像處理單元(*Image Process Unit, IPU*)

影像處理單元，可將擷取的影像進行第二章所談到的高通、低通...等濾波。此部分為論文主要核心，為詳述設計細節，因此將在第五章，對於影像濾波如何硬體化進行更深入的探討。

肆、記憶體與參數管理單元(*Memory and Argument manage Unit, MAU*)

記憶體與參數管理單元，分為兩種功能。第一種功能是由於 FPGA 進行影像處理較快，但電腦接受資料的速度較慢，因此在系統中，將採用外界記憶體來暫存 FPGA 處理完畢的龐大影像資料，待電腦能夠反應，再慢慢由記憶體接收。第二種功能是提供一記憶空間，專門用來存放給各功能單元的參數，亦可當做參數資料庫。其存放參數，例如：濾波器的參數、選擇擷取影像的區域大小、位置、初始化影像感應器

的參數...等等。

伍、影像傳送單元(Image Transfer Unit, ITU)

影像傳送單元，不直接牽扯到影像擷取或影像濾波，而是做為 FPGA 與電腦端的溝通橋樑，使用者可由影像傳送單元，讀寫影像資料或參數管理類的任何一個參數，以改變 FPGA 內部各單元的行為，提升本硬體的可調性，因此影像傳送單元較獨立、不同於其他硬體單元，甚至可將影像傳送單元視為使用者於 FPGA 上的控制單元。

由上述對五單元的敘述，可知五單元的功能環環相依，為再清楚地瞭解其關係，簡要地，以下圖來詳細瞭解其關係。

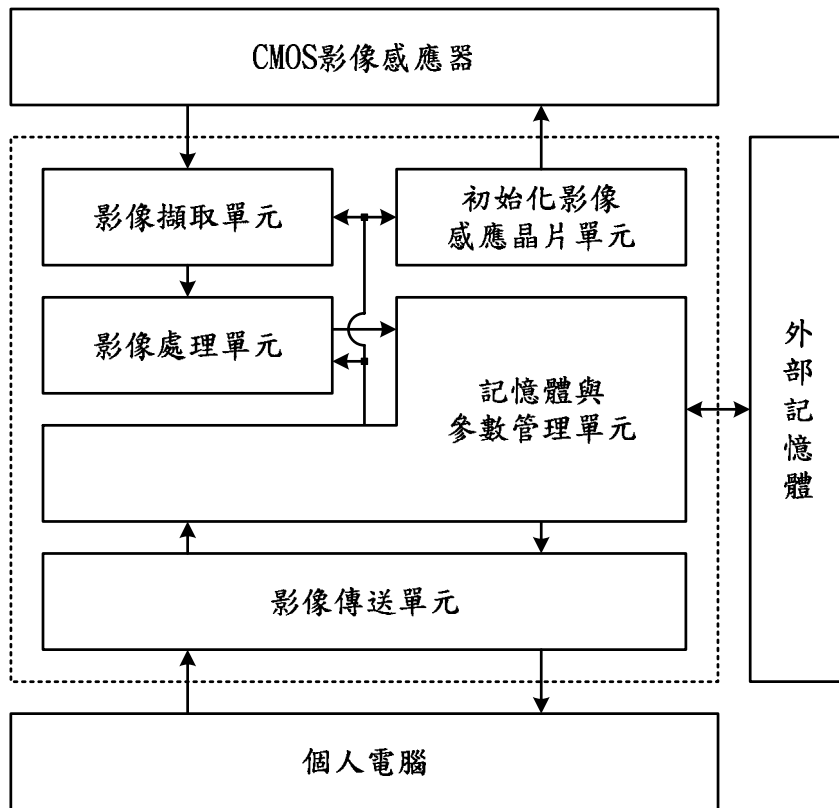


圖 3-1. 快速取像與濾波硬體之五硬體單元

第二節 各硬體單元組織關係

壹、硬體單元組織關係

上節針對於硬體功能，規劃出系統應具有哪些硬體單元及其任務本節則是將各硬體單元予以實體化，包括單元間的控制線與連接關係，將在本節披露。根據上節所規劃的五單元，將其最後實現的細部硬體架構圖呈現如下。

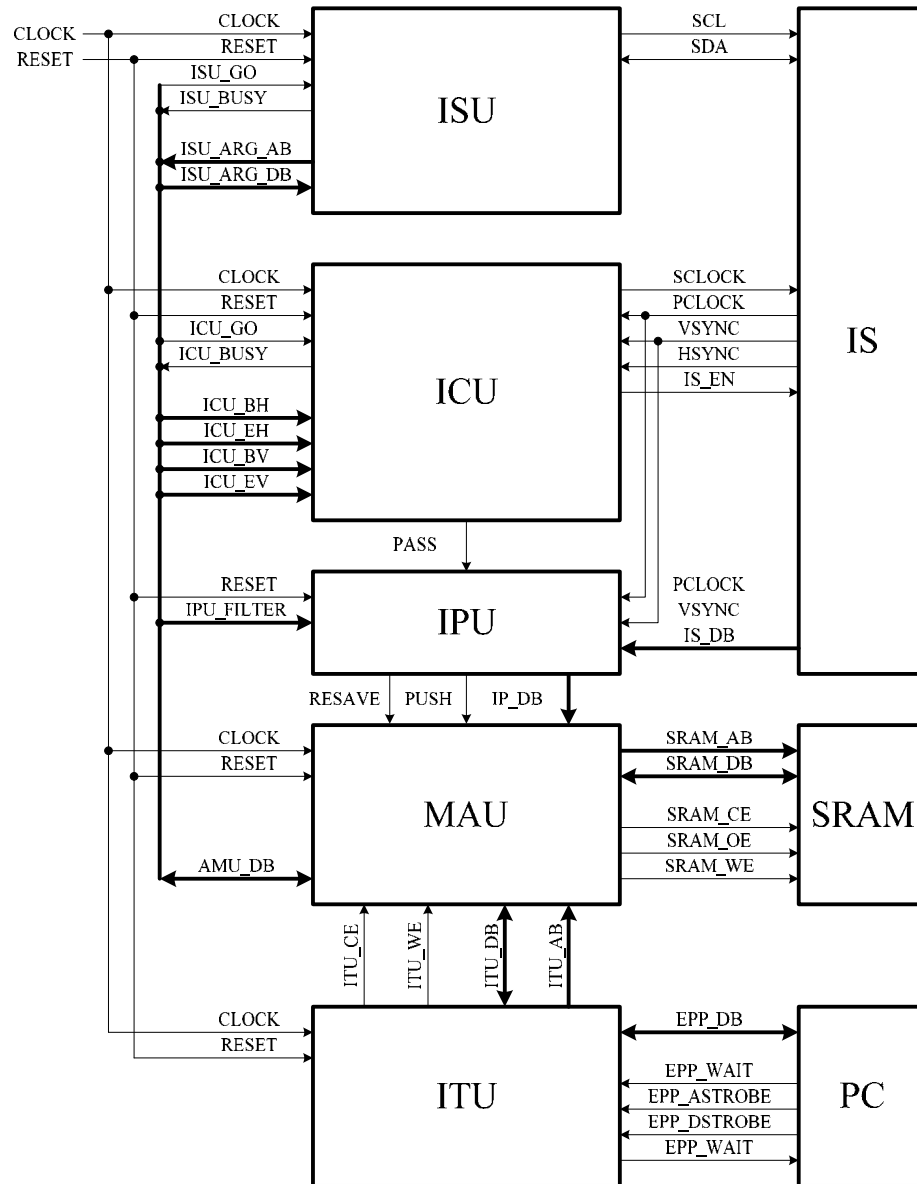


圖 3-2. 取像與濾波硬體架構圖

貳、硬體單元互動關係

初始化影像感應晶片單元(ISU)以 ISU_ARG_AB、ISU_ARG_DB，自記憶體與參數管理單元(MAU)提取用來初始化影像感測器的參數，參數經轉換後，最後以 I²C Bus(SCL、SDA)對影像感測器(IS)進行初始化。ISU 工作完畢後，此時影像擷取單元(ICU)使用 ICU_EN 致能 IS 以送出影像資料，並將偵測 IS 的控制線 PCLK、VSYNC 與 HSYNC，以得知目前 IS 送出的像素，於整張影像的哪個座標，同時配合 MAU 的參數 ICU_BH、ICU_EH、ICU_BV 與 ICU_EV，過濾出使用者所需要的影像範圍，若目前 IS 送出的像素，在使用者所指定的影像範圍，ICU 便發出 PASS 訊息給影像處理單元(IPU)以取得影像進行濾波。

IPU 由 MAU 的 IPU_FILTER 參數，來決定目前要執行哪一個濾波器，濾波過後的像素，再經 MAU 存放置外部的靜態記憶體(SRAM)。在上述動作進行的任意時間點，電腦端皆可透過 ITU 改變 MAU 存放用來設定各硬體單元的參數，也可經由 MAU 提取或寫入 SRAM 所的影像，電腦端再將影像顯示給使用者觀看。

以上說明，僅對架構的每個單元的工作內涵及相互運作關係粗略說明，為更詳細地瞭解每個單元細部硬體設計，將 5 單元分為影像感應晶片相關類、影像處理相關類、參數及傳送相關類，以三個章節來進行說明。影像感應晶片相關類包含 ISU 與 ICU，因為這兩類必須直接與影像感應晶片接洽，故一起講解以增加連慣性。影像處理相關類僅有包含 IPU，因為 IPU 為本研究的重點，所以規劃完整的一章來詳述其設計細節，包括分析前人的設計方式，以及本研究修改哪些以增進其效能...等等。參數及傳送相關類以講述 MAU 與 ITU 為主，由於電腦端經常會透過 ITU 對 MAU 讀寫參數或影像，因此將這兩章節一起說明，可對 ITU 與 MAU 如何一同運作有更深刻的瞭解。